

在 APD 元件製作方面，吾人製作 $n^+/n/p/p^+$ -Poly-Si_{0.82}Ge_{0.18}/SiO₂/Si 基板結構之 APD 元件。比較 Poly-Si_{0.82}Ge_{0.18} 之薄膜特性分析結果，吾人對 APD 元件進行退火處理。經由實驗發現，經由氮氣退火 800°C，時間 30 分鐘之 APD 元件，於固定光照度 3.0μW、逆向偏壓 27V 時，光電流為 143.75μA、響應係數為 47.92 A/W、量子效率 82.94%、光暗電流比 142.75。經由比較發現，氮氣退火 800°C，時間 30 分鐘之 APD 元件其感應之光電流為未經退火處理之 APD 的 7.67 倍，為 APD 元件製作之最佳參數。

矽(Si)材料，由於它成熟的製程技術及廉價性，使得它在半導體產業中有舉足輕重的地位；但其電性及光性比一般 III-V 族半導體材料差，卻大大的降低了它在光電及通訊產業上的應用。

由於鍺(Ge)具有較矽(Si)小之能隙及較大之電子/電洞移動率(約 3~4 倍)，且二者具類似之晶格結構，故可藉由成長適當鍺含量之矽/矽鍺結晶層，並進一步配合已發展成熟之矽技術來製作並得到改善之元件特性(如較大之驅動電流)。

矽鍺(SiGe)磊晶薄膜沈積為近年來相當重要的一項新興技術。矽鍺化合物的能帶與特性會隨著鍺(Ge)含量的增加或減少而改變，矽鍺(SiGe)磊晶薄膜與矽形成的異質接面結構(hetero-junction structure)，能有更大空間設計高性能的半導體元件。由於多晶矽鍺(Poly-Si_{1-x}Ge_x)薄膜比多晶矽具有較低的沈積製程溫度、較高的移

動率、較高的阻抗溫度係數及與矽相容的製程技術，已使得多晶矽鍺漸漸取代多晶矽在光電元件、CMOS的閘極、薄膜電晶體、熱電偶及紅外線熱輻射感測計上。

純矽的晶格常數(lattice constant)約為 5.43 \AA ，純鍺則為 5.65 \AA ，兩者相差約4.2%，也因為4.2%的晶格不匹配，所以要將矽鍺薄膜磊晶長在矽基板上並不容易。因為鍺晶格常數較矽晶體長約4.2%，所以矽鍺層須有所形變(strain)，使其在平面方向的晶格常數縮小以與矽層相同，在成長方向則增加。此種結構的形變型式稱為壓縮形變(compressive strain)，需控制成長的矽鍺層於臨界厚度(critical thickness)以下，以避免形變能量釋放而形成如差排(dislocation)的缺陷。

由於矽和鍺的晶格常數相差約 4.2%，所以要將矽鍺薄膜磊晶成長(epitaxy)在矽基板上不是一件容易的事，早期由於製程溫度太高($>900 \text{ }^\circ\text{C}$)，易引發矽鍺薄膜中的形變能量(strain energy)釋放而造成島化(islanding)現象。一直到了 80 年代低溫磊晶技術($<700 \text{ }^\circ\text{C}$)的開發後才有所突破。初期利用分子束磊晶(MBE)方式成長薄膜，開啟相關之材料及元件應用的研究，而後由 IBM 所發展的超高真空化學氣相沈積(UHV/CVD)及史丹福大學所發展的快熱式化學氣相沈積(RTCVD)方式進一步提昇磊晶層之品質，也加速矽鍺異質接面雙極電晶體

(HBT)的技術開發。此種元件可在高速下(GHz)操作，主要應用在射頻(RF)通訊產品，改善傳統矽元件的相關特性，最重要的，可和傳統矽製程相容，因此可大幅降低生產成本，極具潛力。最近已有德國某家公司宣佈將生產矽鍺通訊 IC 產品，美國、加拿大、及日本也有公司躍躍欲試，顯見未來發展之潛力。多晶矽鍺(poly-SiGe)的相關研究則開始於 90 年代初期，主要是沈積於表面絕緣的基板上，如玻璃或熱氧化層(thermal oxide)，由於沈積條件不若磊晶薄膜般嚴苛，所以可利用傳統的 LPCVD 方式，在製造成本上是一大利多。早期的重點在薄膜電晶體(TFT)的研究，由於傳統多晶矽(poly-Si)的沈積溫度必須大於 620°C 以上才能得到不含非晶相(amorphous phase)的多晶薄膜，所以必須製作在高成本的石英玻璃上。多晶矽鍺的沈積溫度因為較多晶矽來的低，故可以使用 LPCVD 量產於低成本之玻璃基板上。

多晶矽鍺(Poly-Si_{1-x}Ge_x)可利用一般的CVD方法沈積，相較於單晶矽鍺磊晶時的高溫、高真空、低沉積速率及高昂貴設備，多晶矽鍺可利用低成本設備及低熱預算(thermal budget)製成高速的沈積完成。多晶矽鍺因較無差排累積的問題，而無臨界厚度的限制，能輕易的提高鍺含量，此外，多晶矽鍺的阻值通常較單晶矽鍺低1-2個數量級(多晶矽鍺較易產生defect induced state，而將費米能階限制的比較靠近價帶)，因此多晶矽鍺非常適合在不大幅改變元件設計與製程下，被利

用來製造多種元件，如TFT、MOS等，可採用銻含量低於50%的多晶矽銻薄膜(銻含量過高有熔點過低與氧化層不穩定的問題)，銻含量高於50%的多晶矽銻薄膜則可用作光偵測元件的主動層。

當矽銻/矽結構的上方再長一薄矽層時，將會使整體結構的熱穩定性可以進一步的提升。此種結構中間矽銻層的價帶(valence band)較矽為高，傳導帶(conduction band)則略較矽為低，形成的能帶非常適合n-p-n型矽銻異質界面雙載子電晶體(SiGe Heterojunction Bipolar Transistor 或SiGe HBT)的製造，是目前實際應用上最重要的一種磊晶結構。此種元件可在高頻下(GHz)操作，主要應用在射頻(RF)通訊產品，改善傳統矽元件的相關特性，除此之外，還可和傳統矽製程相容，因此可大幅降低生產成本，極具應用潛力。歷經近二十年的研發，矽銻材料與相關元件技術已成為高速通訊市場應用最重要的解決方案。SiGe HBT 能在低功率運作下，提供優異的射頻及微波特性，效能不僅超越傳統矽元件技術，還能挑戰傳統在相關領域內的III-V族化合物半導體元件技術。近年來藉由摻雜技術的發展，可形成更薄但摻雜濃度更高的基極(base)層，使應用相關技術的通訊系統傳輸速度能達到40Gb/s 以上的能力。在生產應用上，由於能與現今成熟的互補式金氧半導體(CMOS)技術相整合，且能將被動元件同時製作於同一晶片上，可加強通訊系統的效用並降低生產成本。

光檢測器在吸收了特定波長範圍的光之後，因光激發作用而產生了很多電子-電洞對 (Electron-hole pairs ; EHP)，這些電子電洞對經過電場的分離及加速後，被兩端的歐姆接觸所收集形成光電流，並經過外部電路的交互作用而供給輸出的電訊號。

累崩型光二極體 (Avalanche Photodiode ; APD) 與PIN光二極體是兩種應用較為廣泛的光二極體。工作在可見光及紅外線範圍的APD有兩大功能：第一種功能是通常的光波訊號檢測；第二種功能比較特別，也是PIN光二極體沒有的功能，因APD工作時，內部的載體有累崩倍增 (Avalanche multiplication) 的作用，使的被偵測的電訊號放大，因此，APD的靈敏度很高，光纖通訊常使用它來進行光訊號檢測。

光偵測器元件中，大致上可以分為蕭基(Schottky)、p-n 與 p-i-n 介面、累崩式(avalanche)、金屬-半導體-金屬(MSM)、CCD、MOS 等形式。其中，累崩式光二極體(Avalanche photodiode, APD)因為有大電流增益、快響應速度、高量子效率與微波頻率(100GHz)等優點，故本論文採用此種元件作為本實驗之光感測器架構。

本實驗採用熱蒸鍍的方法來進行金屬沈積，其原理是將欲蒸鍍金屬加溫，使原子被蒸發而附著至基板表面。電子槍蒸鍍系統如圖 2-4 所示。

將清洗乾淨之基板置於離坩鍋上方約 20 公分處，使用純度

99.99%的鋁 (Al) 做為電子槍蒸鍍的靶，將真空度抽至 5×10^{-5} torr 以下後開始蒸鍍。其原理是利用熱游阻絲 (Thermionic filament) 提供電流產生電子束，當電子束被高電場加速後，撞擊欲蒸鍍金屬，其能量可使欲蒸鍍金屬表面被蒸發而附著在基板上。

退火系統架構如圖 2-5 所示。首先將溫度升至實驗所需溫度，待其穩定後，通入所需氣體，本實驗使用氮氣 (N_2)。再將試片置於晶舟之上，置於石英管內，緩慢推進至適當位置後，隨即關閉石英管。待實驗所需之退火時間到之後，再打開石英管取出晶舟即可。

本實驗於黃光室內使用相關之曝光微影技術製作感光元件所需之圖形。首先，使用光阻旋塗機 (Spin Coater) 旋塗光阻於試片之上，於烤箱軟烤 10 分鐘後，即可使用曝光機將光罩圖形轉印於試片之上。

當原子吸收外界較大的能量後，會由基態轉變成為激發態，此時原子內層電子因吸收能量而移向外層或放射出去，結果當內層失去電子後，因原子內層能階的位能較低，外層電子就會向內層移動。當原子外層電子移向內層電子的空軌道時，所釋出的能量是介於兩能階之間的能量差，這能量所形成的射線，即是 X-ray。一般晶體的結晶面間距和 X-ray 的波長相近。因此，晶體最容易使 X-ray 發生繞射現象。下式是發生繞射必備的條件，稱之為布拉格繞射律 (Bragg Diffraction Law)。

X-ray 能量散佈分析儀(Energy Dispersive X-ray Spectrometer, EDS)具有高解析度且可以任意選擇極微小的區域($\sim 100\text{\AA}$)作化學成分定量分析，為最廣泛使用於X射線之偵測技術，可相容於SEM且能偵測成分之組成。其分析原理由Cliff及Lorimer提出，假設化合物中有元素A及B(其百分率分別為 C_A 和 C_B)與高能電子束交互作用而產生兩種對應的特性X射線，強度分別為 I_A 和 I_B ，則 C_A/C_B 與 I_A/I_B 的關係可表示為。

其中 K_{AB} 在特定電壓(電子顯微鏡所使用電壓)下為一常數，而且與試樣的厚度和化學組成無關。在多成分系統中，當所有元素皆化為百分率時(亦即 $\sum C_N=100$)，則上式可用於多成份系統以表示任何元素間所測出特性X-ray 強度與其對應元素百分率之關係。

粗糙度係從試片表面的粗糙曲線上，擷取一段基準長度 L ，以粗糙度曲線的中心現為基準，中心線定義為x軸，再取與此中心線垂直方向現為y軸，則粗糙度曲線可以 $y=f(x)$ 表示之，而依下式計算可得中心線平均粗糙度 R_a 。

透明導電膜銻錫氧化物 $\text{In}_2\text{O}_3 : \text{Sn}(\text{ITO})$ ，是一n-type 之寬能階(wide band-gap)半導體，其能隙(energy gap)約為 $3.55\text{eV}-3.75\text{eV}$ 。提高氧化銻薄膜導電率之原理是利用添加之錫(Sn)取代銻(In)以及由結晶形成之空缺(Vacancy)多寡來決定載子濃度，如果四價錫(Sn)取代三價

銦(In)可多提供一電子，而氧空缺的形成會造成結晶學上的缺陷結構，使得載子(Carrier)電子的遷移率下降，但是每產生一氧空缺便多出二電子，如此可提高載子濃度，這兩種特性可有效降低材料的電阻率。

一般為改善 In_2O_3 的導電性，常常摻入雜質元素，如Zn、Te、Sb，最有效的為Sn即(In_2O_3 :Sn, ITO)，由理論計算其載子濃度為 $3.0 \times 10^{20} \times C_{\text{sn}}(\text{at.}\%)$ ， C_{sn} 為錫的濃度，但是實際並非如預期載子濃度會隨doping量增加而不斷增加，導電率亦是如此，Benamar等人提出5%錫有最佳的電阻率 $4 \times 10^{-5} \Omega\text{-cm}$ ，另外Bisht等人認為在3%有最小電阻率 $2.5 \times 10^{-4} \Omega\text{-cm}$ 。

大部份改善 In_2O_3 的導電性方法，除了增加載子濃度外，另有人試圖從載子的移動來改善，Kamei等人，將ITO鍍膜在YSZ(yttria stabilized zirconia)單晶上，得到具優選方位(preferentially oriented)的薄膜，但是所量得之載子遷移率與隨機排列(randomly oriented)多晶薄膜並沒有什麼差異，因此電子遷移率與薄膜中是否有優選方位無因果關係，而有效提高薄膜導電率的方式，還是從摻雜其它元素為主要手段，製造出有材料缺陷的薄膜，利用這些缺陷所貢獻出的電子來增加材料之導電率。

由於ITO材料具有很高的透明度($> 80\%$)及較低電阻率($< 10^{-4} \Omega$)

-cm)兩種特性，而被廣泛應用於日常光電用品，例如作為液晶顯示器(LCD)、電漿顯示器(PDP)及電激發光型顯示器(OLED)上之導電膜，應用於筆記型電腦、個人數位助理(PDA)及行動電話等。

光電流會應光照度之強弱而改變其電流大小，可由此而推斷光二極體之感光效能。

p-n 接面光二極體的量子效率 (η , quantum efficiency)，可用來表示二極體的光電效應。量子效率的定義為每個入射光子所產生的電子-電洞對數目。

影響量子效率的關鍵因素是材料的光吸收係數，而光吸收係數與入射波長也有密切關係。

有關於穿巡時間效應的問題，可使用p-i-n感光二極體來解決。p-i-n感光二極體因其空乏區（本質層）厚度可予以調變，以達到最佳的量子效率及頻率響應。

退火在半導體製程中可說是相當重要的步驟。在本實驗中，也有許多製程步驟需使用退火技術：如多晶矽鍍薄膜之熱退火處理使其結晶情況改善、多晶矽鍍薄膜於離子佈植製成後之熱退火驅入動作以使摻雜離子擴散、APD 元件之電極與多晶矽鍍薄膜接觸後之退火處理使其接面形成歐姆接觸（Ohmic Contact）等。

金屬與半導體兩種材料在未緊密接觸之前，不會有電子的轉移，

也不會產生接觸電位；如果兩種材料緊密接觸，因為兩者功函數(work function) 的差異，在接面附近會產生接觸電位，稱為蕭基能障 (Schottky barrier)。在蕭基能障中，電流傳輸主要係由多數載子 (majority carrier) 來完成，這與主要藉由少數載子 (minority carrier) 來進行電流傳導的 p-n 接面有明顯的差異。為此，我們需將金半接面經由退火處理使其轉變為歐姆接觸。當一金半接觸之接觸電阻相對於半導體本體可以忽略不計時，則可被定義為歐姆接觸。良好的歐姆接觸並不會顯著降低元件的性能，並且當通過所需電流時所產生之電壓降，相對於跨接於元件主動區的電壓降來的小。

對退火製程來說有三個影響很大的關鍵：那就是溫度、時間與通入之氣體。溫度即代表供與原子的能量，適當的退火溫度與時間能夠使材料的特性更好。過高的溫度與過長的時間可能導致材料產生缺陷，太低的溫度與太短的時間又可能無法獲得良好的材料特性。如何在這其中作取捨，以取得平衡點是相當重要的課題。

藉由圖 5-9 至 5-12 之結果，可推算以各種參數製作之 APD 元件其光暗電流比，其定義為「(光電流-暗電流)/暗電流」。由於光暗電流比與訊號雜訊有直接的關係，因此光暗電流比對一個光偵測器來說，有極重要的指標意義。

指數 n 與半導體材料雜質分佈及入射的光波波長有關。接面電壓

$V_J \equiv (V - I_D R)$ 在正常工作時均較 V_{BR} 為小，如果 V_J 接近 V_{BR} ，載體的累崩倍增因素 M 值會很大，通常 APD 的 M 質介於 30 到 100 之間。由圖 5-22 可發現，本實驗製作之 APD 於 V_J/V_{BR} 較低時，並無明顯之上升趨勢，只是隨著 V_J/V_{BR} 值之上升而緩慢上升；但是當 V_J/V_{BR} 接近 1 時， M 值會急遽的變大，甚至接近無限大。其中，又以 $n=3$ 之累崩因素 M 值最大，依次為 $n=4$ 、 5 、 6 ，逐漸變小。

本論文成功將多晶矽鍺薄膜應用於製作累崩光二極體。本實驗採用之多晶矽鍺薄膜，其矽與鍺之比例為 0.82：0.18。經由實驗發現，由 LPCVD 沈積之多晶矽鍺薄膜其結晶情況仍不良好，僅有微弱之晶面；於是本論文設計多組退火參數，以觀察退火對多晶矽鍺薄膜材料特性之影響。經由實驗發現，經過退火處理之多晶矽鍺薄膜會有較完美的晶面；最佳退火參數為退火溫度 800°C，時間為 30 分鐘，使用氣體為氮氣。

本實驗採用銦錫氧化物 (ITO) 為累崩光二極體之陽極透明導電層。本實驗採用濺鍍法製作 ITO 薄膜。經由實驗發現，透過基板加溫及退火處理的方法均能使 ITO 薄膜有更好的材料特性。其中，以降低 ITO 之片電阻值而言，又以退火處理之效果遠大於基板加溫。實驗採用之 ITO 退火參數為退火溫度 300°C，時間 1 小時，使用氣體為氮氣。綜合本實驗量測之透光率、XRD、SEM 及片電阻值之量測，最佳條

件為基板溫度 100°C，經由 300°C 退火，時間 1 小時，使用氣體為氮氣之 ITO 薄膜最適合使用於製作累崩光二極體之陽極透明導電層。

就製作累崩光二極體部分，我們分別量測其不同光照度之光電流及暗電流，並換算其響應係數、量子效率、光暗電流比。由於退火參數會影響構成元件之多晶矽鍺薄膜，於是我們設計了數組參數來觀察其對元件感光特性有何影響。實驗發現，經由氮氣退火 800°C，時間 30 分鐘之 APD 元件，於固定光照度 3.0 μ W、逆向偏壓 27V 時，光電流為 143.75 μ A、響應係數為 47.92 A/W、量子效率 82.94%、光暗電流比 142.75；其感應之光電流為未經退火處理之 APD 的 7.67 倍，為 APD 元件製作之最佳參數。

由於傳統的矽應用製作光電元件，其電性及光性比起 III-V 族半導體材料來說較差。但是 III-V 族半導體材料在成本上又過於高昂，無法廣泛的使用各類半導體元件製程。有鑒於鍺 (Ge) 擁有比矽較高的電子/電洞移動率 (約 3~4 倍)，於是我們著手研究矽鍺化合物 (Si_xGe_x) 之於光電元件之應用。由於多晶矽鍺可使用傳統之 LPCVD 設備，且與一般之多晶矽 (Poly-Si) 製程技術相容；若能研發出接近於 III-V 族半導體材料之效能，對未來之半導體產業可謂一大福音。

本實驗雖然成功研發出由多晶矽者薄膜製成之累崩光二極體，但是製程溫度仍然偏高，可能造成薄膜表面之材料產生缺陷。較低溫度

的製成可以減少累晶缺陷，並且可將元件製作於便宜的玻璃基板之上以進行大面積的成長。以目前的成長技術而言，如 LPCVD、RTCVD、UHVCVD 及 Excimer 雷射退火法（Excimer Laser annealing，ELA）等，其製程溫度都還是高於 500°C，無法應用於玻璃基板之製程。因此，如何研發低溫之多晶矽鍺薄膜製程，還有待未來之研究。

一祥翻譯社 樣本
Elegant Translation Service Sample
請勿複製
Do not copy